

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-276383

(43) 公開日 平成10年(1998)10月13日

(51) Int.Cl.<sup>6</sup>

H 0 4 N 5/45  
9/74

識別記号

F I

H 0 4 N 5/45  
9/74

A

審査請求 未請求 請求項の数 3 O L (全 8 頁)

(21) 出願番号 特願平9-76915

(22) 出願日 平成9年(1997)3月28日

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 発明者 石塚 充

東京都千代田区丸の内二丁目2番3号 三  
菱電機株式会社内

(72) 発明者 長谷川 仁志

東京都千代田区丸の内二丁目2番3号 三  
菱電機株式会社内

(72) 発明者 森川 泰宏

兵庫県尼崎市猪名寺2丁目5番1号 三菱  
電機マイコン機器ソフトウェア株式会社内

(74) 代理人 弁理士 前田 実

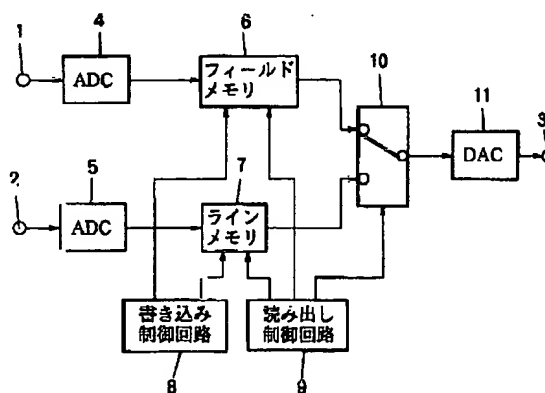
最終頁に続く

(54) 【発明の名称】 映像信号処理装置

(57) 【要約】

【課題】 回路コストの削減を図る。

【解決手段】 フィールドメモリ6に第1の映像信号を2フィールドに1回書き込み、また第2の映像信号をラインメモリ7に1ラインずつ書き込む。ラインメモリ7から第2の映像信号を読み出し、また第2の映像信号の読み出しにフィールド同期させてフィールドメモリ6から第1の映像信号を毎フィールド読み出す。選択回路10を1ライン期間の中央で切り換え、1ライン中に第1の映像信号と第2の映像信号が並んだ合成映像信号を生成する。このようにフレームメモリを用いずに合成信号を生成することにより、回路コストの削減を図ることができる。



## 【特許請求の範囲】

【請求項1】 第1の映像信号と第2の映像信号とがテレビジョン受像機の表示面に横並びに表示されるように、前記第1の映像信号と前記第2の映像信号とを合成する映像信号処理装置において、  
入力された第1の映像信号が書き込まれるフィールドメモリと、  
入力された第2の映像信号が書き込まれるラインメモリと、  
前記第1の映像信号が2フィールドに1回書き込まれるように、前記第1の映像信号を前記フィールドメモリに書き込むタイミングを制御するとともに、前記第2の映像信号を前記ラインメモリに書き込むタイミングを制御する書き込み制御回路と、  
前記フィールドメモリから読み出された第1の映像信号と、前記ラインメモリから読み出された第2の映像信号とを切り換えて出力する選択回路と、  
前記フィールドメモリおよび前記ラインメモリの読み出しタイミングを制御するとともに、前記選択回路の出力切り換えタイミングを制御する読み出し制御回路とを備えたことを特徴とする映像信号処理装置。

【請求項2】 前記読み出し制御回路は、  
前記フィールドメモリに書き込まれた第1の映像信号が、前記ラインメモリから読み出される第2の映像信号にフィールド同期し、かつ毎フィールド読み出されるように、前記フィールドメモリの読み出しタイミングを制御するものであることを特徴とする請求項1記載の映像信号処理装置。

【請求項3】 第1の輝度信号および第1の色信号からなる第1の複合映像信号と、第2の輝度信号および第2の色信号からなる第2の複合映像信号とがテレビジョン受像機の表示面に横並びに表示されるように、前記第1の輝度信号と前記第2の輝度信号とを合成するとともに、前記第1の色信号と前記第2の色信号とを合成する映像信号処理装置において、  
入力された第1の輝度信号が書き込まれる第1のフィールドメモリと、  
入力された第2の輝度信号が書き込まれる第1のラインメモリと、  
入力された第1の色信号が書き込まれる第2のフィールドメモリと、  
入力された第2の色信号が書き込まれる第2のラインメモリと、  
前記第1の輝度信号および第1の色信号がそれぞれ2フィールドに1回書き込まれるように、前記第1の輝度信号を前記第1のフィールドメモリに書き込むタイミングおよび前記第1の色信号を前記第2のフィールドメモリに書き込むタイミングを制御するとともに、前記第2の輝度信号を前記第1のラインメモリに書き込むタイミングおよび前記第2の色信号を前記第2のラインメモリに

書き込むタイミングを制御する書き込み制御回路と、  
前記第1のフィールドメモリから読み出された第1の輝度信号と、前記第1のラインメモリから読み出された第2の輝度信号とを切り換えて出力する第1の選択回路と、  
前記第2のフィールドメモリから読み出された第1の色信号と、前記第2のラインメモリから読み出された第2の色信号とを切り換えて出力する第2の選択回路と、  
前記第1および第2のフィールドメモリと前記第1および第2のラインメモリの読み出しタイミングを制御するとともに、前記第1および第2の選択回路の出力切り換えタイミングを制御する読み出し制御回路とを備えたことを特徴とする映像信号処理装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】この発明は、複数の映像信号を1つの画面の中で同時に表示するテレビジョン受像機において、前記複数の映像信号を合成する映像信号処理装置に関するものである。

## 【0002】

【従来の技術】図6は2つの映像信号を一つの画面の中で同時に表示させる従来の映像信号処理装置の構成図である。図6の映像信号処理装置は、輝度信号や色信号などの第1、第2の映像信号がそれぞれ入力される入力端子1および2と、映像信号を出力する出力端子3と、入力映像信号をデジタル信号に変換するAD変換器4および5と、映像信号を1フレーム分記憶するフレームメモリ106と、ラインメモリ7と、書き込み制御回路108と、読み出し制御回路109と、選択回路10と、デジタル映像信号をアナログ信号に変換するDA変換器11とを備えている。

【0003】書き込み制御回路108は、フレームメモリ106とラインメモリ7の書き込みを制御する回路である。選択回路10は、フレームメモリ106とラインメモリ7からの読み出し信号を切り換えて出力する回路である。読み出し制御回路109は、フレームメモリ106の読み出しタイミング、ラインメモリ7の読み出しタイミング、および選択回路10の出力切り換えタイミングを制御する回路である。

【0004】次に図6の映像信号処理装置の動作について説明する。入力端子1に入力された輝度信号や色信号などの第1の映像信号は、AD変換器4でデジタル信号に変換され、フレームメモリ106に書き込まれる。また、入力端子2には入力端子1とは同期していない第2の映像信号が入力され、AD変換器5でデジタル信号に変換され、ラインメモリ7に書き込まれる。フレームメモリ106には、1フレームすなわち2フィールド分の第1の映像信号が書き込まれる。従ってフレームメモリ106は、2フィールドごとに書き込みアドレスを0番地に戻すように制御される。ラインメモリ7は複数

ラインの容量を持っている。このラインメモリ7には、第2の映像信号が1ラインずつ書き込まれる。

【0005】読み出し制御回路109は、フレームメモリ106に書き込まれた第1の映像信号とラインメモリ7に書き込まれた第2の映像信号とをフレーム同期させて読み出す。ラインメモリ7からは、書き込み時の2倍の周波数で映像信号が読み出され、1/2ラインの期間で映像信号が出力される。図7および図8は、フレームメモリ106からの第1の映像信号出力をラインメモリ7からの第2の映像信号出力にフレーム同期させる様子を示す図であり、図7は入力端子1および2において第1の映像信号のフレームが第2の映像信号のフレームに対して1フィールド以下の時間だけ遅れている場合を示し、図8は第1の映像信号のフレームが第2の映像信号のフレームに対して1フィールド以下の時間だけ進んでいる場合を示している。図7および図8において、

(a) は入力端子1に入力された第1の映像信号をフレームメモリ106に書き込むタイミングを示し、(b) はフレームメモリ106に書き込まれた第1の映像信号の読み出しタイミングを示すとともに、ラインメモリ7に書き込まれた第2の映像信号の読み出しタイミングを示している。A、B、C、D、Eはそれぞれ第1の映像信号における1フィールド分の映像データを示している。

【0006】図7(a)および図8(a)において、時刻 $t_1 \sim t_2$ 、 $t_2 \sim t_3$ で、第1の映像信号の第1フィールドの映像データA、第2フィールドの映像データBがフレームメモリ106に書き込まれる。また同様に時刻 $t_3 \sim t_4$ 、 $t_4 \sim t_5$ 、 $t_4 \sim t_5$ で、第1の映像信号の映像データC、D、Eがフレームメモリ106に書き込まれる。図7(b)において、時刻 $T_1 \sim T_2$ でラインメモリ7から第2の映像信号の第2フィールドの映像データが読み出され、同時にフレームメモリ106から第1の映像信号の映像データAが読み出される。次に時刻 $T_2 \sim T_3$ でラインメモリ7から第2の映像信号の第1フィールドの映像データが読み出され、同時にフレームメモリ106から映像データBが読み出される。このようにフレームメモリ106から読み出された第1の映像信号とラインメモリ7から読み出された第2の映像信号とをフレーム同期させる。また図8(b)においては、時刻 $t_1 \sim t_2$ にフレームメモリ106に書き込まれた第1の映像信号の第1フィールドの映像データAは、1フィールド以上遅れた時刻 $T_2 \sim T_3$ で読み出され、フレームメモリ106から読み出された第1の映像信号とラインメモリ7から読み出された第2の映像信号とをフレーム同期させる。

【0007】ラインメモリ7から読み出された第1の映像信号とフレームメモリ106から読み出された第2の映像信号とは、選択回路10に入力される。選択回路10の出力映像信号は、1ライン中に2つの映像信号が表

示されるように、1ライン期間の中央で切り換えられる。選択回路10から出力された合成映像信号は、DA変換回路11でアナログ信号に変換され、出力端子3から出力される。この結果、それぞれ同期せずに入力された2つの映像信号をテレビジョン受像機の画面に図4に示すように表示することができる。

【0008】

【発明が解決しようとする課題】しかしながら、上記のような従来の映像信号処理装置においては、第1の映像信号をラインメモリ7から読み出した第2の映像信号にフレーム同期させるために、フレームメモリ106を必要とし、回路のコストが高くなるという問題があった。

【0009】本発明はこのような従来の問題を解決するものであり、回路コストを削減することができる映像信号処理装置を提供することを目的とするものである。

【0010】

【課題を解決するための手段】上記の目的を達成するために、本発明の映像信号処理装置は、第1の映像信号が書き込まれるフィールドメモリと、第2の映像信号が書き込まれるラインメモリと、前記第1の映像信号が2フィールドに1回書き込まれるように、前記第1の映像信号を前記フィールドメモリに書き込むタイミングを制御するとともに、前記第2の映像信号を前記ラインメモリに書き込むタイミングを制御する書き込み制御回路と、前記フィールドメモリから読み出された第1の映像信号と、前記ラインメモリから読み出された第2の映像信号とを切り換えて出力する選択回路と、前記フィールドメモリおよび前記ラインメモリの読み出しタイミングを制御するとともに、前記選択回路の出力切り換えタイミングを制御する読み出し制御回路とを備えたものであり、フレームメモリを用いずにフィールドメモリを用い、このフィールドメモリに第1の映像信号を2フィールドに1回書き込むことを特徴とする。

【0011】上記の読み出し制御回路は、例えば、前記フィールドメモリに書き込まれた第1の映像信号が、前記ラインメモリから読み出される第2の映像信号にフィールド同期し、かつ毎フィールド読み出されるように、前記フィールドメモリの読み出しタイミングを制御する。

【0012】また本発明の映像信号処理装置は、2つの複合映像信号に対しても対応できる。この場合は、複合映像信号を構成する輝度信号と色信号に対し、上記構成の映像信号処理装置をそれぞれ設ける。

【0013】

【発明の実施の形態】

実施の形態1. 図1は本発明の実施の形態1の映像信号処理装置を示すブロック構成図である。図1に示す映像信号処理装置は、2つの映像信号を一つの画面の中で同時に表示させるテレビジョン受像機において、前記2つの映像信号を合成するものであり、入力された第1の映

像信号をフィールドメモリに2フィールドに1回書き込むとともに、入力された第2の映像信号をラインメモリに書き込み、第1の映像信号をフィールドメモリから毎フィールド読み出し、この第1の映像信号とラインメモリから読み出した第2の映像信号とを合成することを特徴とする。

【0014】図1に示す映像信号処理装置は、輝度信号や色信号などの第1の映像信号が入力される入力端子1と、輝度信号や色信号などの第2の映像信号が入力される入力端子2と、第1および第2の映像信号の合成映像信号を出力する出力端子3と、入力された第1の映像信号をデジタル信号に変換するAD変換器4と、入力された第2の映像信号をデジタル信号に変換するAD変換器5と、フィールドメモリ6と、ラインメモリ7と、書き込み制御回路8と、読み出し制御回路9と、選択回路10と、合成映像信号をアナログ信号に変換するDA変換器11とを備えている。

【0015】フィールドメモリ6には、1フィールド分の第1の映像信号が書き込まれる。ラインメモリ7には、複数ライン分の第2の映像信号が書き込まれる。書き込み制御回路8は、第1の映像信号が2フィールドに1回書き込まれるように、第1の映像信号をフィールドメモリ6に書き込むタイミング制御するとともに、第2の映像信号をラインメモリ7に書き込むタイミングを制御する。選択回路10は、フィールドメモリ6から読み出された第1の映像信号と、ラインメモリ7から読み出された第2の映像信号とを切り換えて出力する。読み出し制御回路9は、ラインメモリ7に書き込まれた第2の映像信号の読み出しタイミングと、選択回路10の出力切り換えタイミングとを制御するとともに、フィールドメモリ6に書き込まれた第1の映像信号が、ラインメモリ7から読み出される第2の映像信号にフィールド同期し、かつ毎フィールド読み出されるように、フィールドメモリ6の読み出しタイミングを制御する。また、読み出し制御回路9は、ラインメモリ7に書き込まれた第2の映像信号を書き込み時の2倍の周波数で読み出す。そのため、1ライン分の第2の映像信号は1/2ラインに圧縮される。

【0016】次に図1に示す映像信号処理回路の動作について説明する。入力端子1に入力された第1の映像信号は、AD変換器4でデジタル信号に変換され、フィールドメモリ6に書き込まれる。また、入力端子2には第1の映像信号とは同期していない第2の映像信号が入力され、この第2の映像信号はAD変換器5でデジタル信号に変換され、ラインメモリ7に書き込まれる。

【0017】書き込み制御回路8により、1フィールド分の第1の映像信号がフィールドメモリ6に2フィールドに1回ずつ書き込まれ、また第2の映像信号がラインメモリ7に1ラインずつ書き込まれる。読み出し制御回路9により、ラインメモリ7に書き込まれた第2の映像

信号が読み出され、また、このラインメモリ7からの第2の映像信号の読み出しに同期して、フィールドメモリ6に書き込まれた第1の映像信号が読み出される。ラインメモリ7からは第2の映像信号が書き込み時の2倍の周波数で読み出され、1/2ライン期間で1ライン分の第2の映像信号が出力される。また、フィールドメモリ6からも1/2ライン期間で1ライン分の第1の映像信号が出力される。

【0018】図2および図3は、フィールドメモリ6からの第1の映像信号出力をラインメモリ7からの第2の映像信号出力にフィールド同期させる様子を示す図であり、図2は入力端子1および2において第1の映像信号のフレームが第2の映像信号のフレームに対して1フィールド以下の時間だけ遅れている場合を示し、図3は第1の映像信号のフレームが第2の映像信号のフレームに対して1フィールド以下の時間だけ進んでいる場合を示している。図2および図3において、(a)は入力端子1に入力された第1の映像信号をフィールドメモリ6に書き込むタイミングを示し、(b)はフィールドメモリ6に書き込まれた第1の映像信号の読み出しタイミングを示すとともに、ラインメモリ7に書き込まれた第2の映像信号の読み出しタイミングを示している。A、B、C、D、Eはそれぞれ第1の映像信号における1フィールド分の映像データを示している。第1の映像信号の書き込みは、2フィールドに1回だけ実施される。図2および図3は、第1フィールドの映像データだけを書き込む場合を示している。

【0019】図2(a)および図3(a)において、時刻 $t_1 \sim t_2$ で第1の映像信号の第1フィールドの映像データAがフィールドメモリ6に書き込まれる。また時刻 $t_3 \sim t_4$ で第1フィールドの映像データCが書き込まれ、時刻 $t_5 \sim t_6$ で第1フィールドの映像データEが書き込まれる。第1の映像信号の第2フィールドの映像データB、Dはフィールドメモリ6には書き込まれない。

【0020】図2(b)において、時刻 $T_1 \sim T_2$ でラインメモリ7から第2の映像信号の第2フィールドの映像データが読み出され、同時にフィールドメモリ6から第1の映像信号の映像データAが読み出される。次に時刻 $T_2 \sim T_3$ でラインメモリ7から第2の映像信号の第1フィールドの映像データが読み出され、同時にフィールドメモリ6から映像データAが再び読み出される。次に時刻 $T_3 \sim T_4$ 、 $T_4 \sim T_5$ でラインメモリ7から第2の映像信号の第2フィールドの映像データ、第1のフィールドの映像データがそれぞれ読み出され、フィールドメモリ6からは第1の映像信号の映像データCが2度読み出される。

【0021】また図3(b)において、時刻 $T_1 \sim T_2$ でラインメモリ7から第2の映像信号の第1フィールドの映像データが読み出され、同時にフィールドメモリ6

から第1の映像信号の映像データAが読み出される。次に時刻T2~T3でラインメモリ7から第2の映像信号の第2フィールドの映像データが読み出され、同時にフィールドメモリ6から映像データAが再び読み出される。次に時刻T3~T4、T4~T5でラインメモリ7から第2の映像信号の第1フィールドの映像データ、第2のフィールドの映像データがそれぞれ読み出され、フィールドメモリ6からは第1の映像信号の映像データCが2度読み出される。

【0022】フィールドメモリ6から読み出された第1の映像信号と、ラインメモリ7から読み出された第2の映像信号とは、選択回路10に入力される。読み出し制御回路9により、選択回路10の出力映像信号を1ライン期間の中央で切り換えることにより、第1および第2の映像信号の合成映像信号が選択回路10から出力される。この合成映像信号は、DA変換回路11でアナログ信号に変換され、出力端子3から出力される。この結果、それぞれ同期せずに入力された第1および第2の映像信号をテレビジョン受像機の画面に図4に示すように表示することができる。

【0023】このように本発明の実施の形態1によれば、フィールドメモリ6を設け、このフィールドメモリ6に第1の映像信号を2フィールドに1回書き込み、この映像信号を毎フィールド読み出して、2つの映像信号を合成することにより、回路コストを2つの映像信号を合成することにより、回路コストを削減することができる。また2つの映像信号をフィールド同期させてフィールドメモリ6およびラインメモリ7から読み出すことにより、2つの映像信号を簡単な回路で合成することができるので、さらに回路コストを削減することができる。

【0024】実施の形態2。図5は本発明の実施の形態2の映像信号処理装置を示すブロック構成図である。図5に示す映像信号処理装置は、輝度信号と色信号とが別々になっている2つの複合映像信号を一つの画面の中で同時に表示させるテレビジョン受像機において、前記2つの複合映像信号の輝度信号を合成するとともに、前記2つの複合映像信号の色信号を合成するものであり、入力された第1の複合映像信号の輝度信号（第1の輝度信号と称する）を第1のフィールドメモリに2フィールドに1回書き込むとともに、入力された第2の映像信号の輝度信号（第2の輝度信号と称する）を第1のラインメモリに書き込み、また入力された第1の複合映像信号の色信号（第1の色信号と称する）を第2のフィールドメモリに2フィールドに1回書き込むとともに、入力された第2の映像信号の色信号（第2の色信号と称する）を第2のラインメモリに書き込み、第1の輝度信号を第1のフィールドメモリから毎フィールド読み出し、この輝度信号と第1のラインメモリから読み出した第2の輝度信号とを合成し、また第1の色信号を第2のフィールドメモリから毎フィールド読み出し、この色信号と第2のライ

ンメモリから読み出した第2の色信号とを合成することを特徴とする。

【0025】図5に示す映像信号処理装置は、第1の輝度信号が入力される入力端子1と、第2の輝度信号が入力される入力端子2と、第1の色信号が入力される入力端子14と、第2の色信号が入力される入力端子15と、第1および第2の輝度信号の合成信号を出力する出力端子3と、第1および第2の色信号の合成信号を出力する出力端子16と、入力された第1の輝度信号をディジタル信号に変換するAD変換器4と、入力された第2の輝度信号をディジタル信号に変換するAD変換器5と、入力された第1の色信号をディジタル信号に変換するAD変換器17と、入力された第2の色信号をディジタル信号に変換するAD変換器18と、フィールドメモリ6および19と、ラインメモリ7および20と、書き込み制御回路8と、読み出し制御回路9と、選択回路10および21と、合成輝度信号をアナログ信号に変換するDA変換器11と、合成色信号をアナログ信号に変換するDA変換器22とを備えている。図5において、図1と同じものには同じ符号を付してある。すなわち、図5に示す映像信号処理装置は、図1において、入力端子14および15と、出力端子16と、AD変換器17および18と、フィールドメモリ19と、ラインメモリ20と、選択回路21と、DA変換器22とを設けたものである。

【0026】フィールドメモリ6には1フィールド分の第1の輝度信号が書き込まれ、フィールドメモリ19には1フィールド分の第1の色信号が書き込まれる。ラインメモリ7には複数ライン分の第2の輝度信号が書き込まれ、ラインメモリ7には複数ライン分の第2の輝度信号が書き込まれる。書き込み制御回路8は、第1の輝度信号および第1の色信号がそれぞれ2フィールドに1回書き込まれるように、第1の輝度信号をフィールドメモリ6に書き込むタイミングおよび第1の色信号をフィールドメモリ19に書き込むタイミングを制御するとともに、第2の輝度信号をラインメモリ7に書き込むタイミングおよび第2の色信号をラインメモリ20に書き込むタイミングを制御する。選択回路10は、フィールドメモリ6から読み出された第1の輝度信号と、ラインメモリ7から読み出された第2の輝度信号とを切り換えて出力する。選択回路21は、フィールドメモリ19から読み出された第1の色信号と、ラインメモリ20から読み出された第2の色信号とを切り換えて出力する。

【0027】また、読み出し制御回路9は、ラインメモリ7に書き込まれた第2の輝度信号の読み出しタイミングおよびラインメモリ20に書き込まれた第2の色信号の読み出しタイミングと、選択回路10および21の出力切り換えタイミングを制御するとともに、フィールドメモリ6に書き込まれた第1の輝度信号が、ラインメモリ7から読み出される第2の輝度信号にフィールド同期

し、かつ毎フィールド読み出されるように、フィールドメモリ6の読み出しタイミングを制御し、フィールドメモリ19に書き込まれた第1の色信号が、ラインメモリ20から読み出される第2の色信号にフィールド同期し、かつ毎フィールド読み出されるように、フィールドメモリ19の読み出しタイミングを制御する。また読み出し制御回路9は、ラインメモリ7および20にそれぞれ書き込まれた第2の輝度信号および第2の色信号を書き込み時の2倍の周波数で読み出す。そのため、1ライン分の第2の輝度信号および第2の色信号はそれぞれ1/2ラインに圧縮される。

【0028】次に図5に示す映像信号処理回路の動作について説明する。図5に示す映像信号処理装置において、第1の輝度信号と第2の輝度信号とを合成する動作、および第1の色信号と第2の色信号とを合成する動作のそれぞれは、図1の映像信号処理装置において第1の映像信号と第2の映像信号とを合成する動作と同じである。

【0029】入力端子1に入力された第1の輝度信号と入力端子2に入力された第2の輝度信号とは同期していない。従って入力端子14に入力された第1の色信号と入力端子15に入力された第2の色信号とは同期していない。第1の輝度信号はAD変換器4でデジタル信号に変換され、フィールドメモリ6に書き込まれ、また第2の輝度信号はAD変換器5でデジタル信号に変換され、ラインメモリ7に書き込まれる。同様に、第1の色信号はAD変換器17でデジタル信号に変換され、フィールドメモリ19に書き込まれ、また第2の色信号はAD変換器18でデジタル信号に変換され、ラインメモリ20に書き込まれる。

【0030】書き込み制御回路8により、1フィールド分の第1の輝度信号および第1の色信号がそれぞれフィールドメモリ6および19に2フィールドに1回ずつ書き込まれ、また第2の輝度信号および第2の色信号がラインメモリ7および20にそれぞれ1ラインずつ書き込まれる。読み出し制御回路9により、ラインメモリ7に書き込まれた第2の輝度信号およびラインメモリ20に書き込まれた第2の色信号がそれぞれ読み出され、またこのラインメモリ7および20からの第2の輝度信号および第2の色信号の読み出しにそれぞれ同期して、フィールドメモリ6に書き込まれた第1の輝度信号およびフィールドメモリ19に書き込まれた第1の色信号がそれぞれ読み出される。

【0031】フィールドメモリ6から読み出された第1の輝度信号とラインメモリ7から読み出された第2の輝度信号とは選択回路10に入力され、またフィールドメモリ19から読み出された第1の色信号とラインメモリ20から読み出された第2の色信号とは選択回路21に入力される。読み出し制御回路9により、選択回路10および21の出力信号を1ライン期間の途中でそれぞれ

切り換えることにより、第1および第2の輝度信号の合成輝度信号が選択回路10から出力され、また、第1および第2の色信号の合成色信号が選択回路21から出力される。この合成輝度信号および合成色信号は、DA変換回路11および22でそれぞれアナログ信号に変換され、出力端子3および16からそれぞれ出力される。

【0032】このように本発明の実施の形態2によれば、フィールドメモリ6および19を設け、これらのフィールドメモリに第1の輝度信号および第1の色信号を2フィールドに1回書き込み、この輝度信号および色信号を毎フィールド読み出して、2つの輝度信号および2つの色信号をそれぞれ合成することにより、輝度信号と色信号が別々に入力される複合映像信号を扱う場合に、回路コストを削減することができる。また、2つの輝度信号および2つの色信号をフィールド同期させてフィールドメモリ6、19、およびラインメモリ7、20からそれぞれ読み出すことにより、2つの輝度信号および2つの色信号を簡単な回路で合成することができるので、さらに回路コストを削減することができる。

【0033】

【発明の効果】以上のように本発明の映像信号処理回路によれば、フィールドメモリを設け、このフィールドメモリに第1の映像信号を2フィールドに1回書き込み、この映像信号を毎フィールド読み出して、2つの映像信号を合成することにより、回路コストを削減することができるという効果がある。

【0034】また、請求項2記載の映像信号処理回路によれば、2つの映像信号をフィールド同期させてフィールドメモリおよびラインメモリから読み出すことにより、2つの映像信号を簡単な回路で合成することができるので、さらに回路コストを削減することができるという効果がある。

【0035】また、請求項3記載の映像信号処理回路によれば、第1および第2のフィールドメモリを用い、これらのフィールドメモリに第1の輝度信号および第1の色信号を2フィールドに1回書き込み、この輝度信号および色信号を毎フィールド読み出して、2つの輝度信号および2つの色信号をそれぞれ合成することにより、輝度信号と色信号が別々に入力される複合映像信号を扱う場合に、回路コストを削減することができるという効果がある。

【図面の簡単な説明】

【図1】 本発明の実施の形態1の映像信号処理装置を示すブロック構成図である。

【図2】 本発明の実施の形態1および2におけるタイミングチャートを示す図である。

【図3】 本発明の実施の形態1および2におけるタイミングチャートを示す図である。

【図4】 映像信号処理装置によるテレビジョン受像機の画面表示形式の一例を示す図である。

【図5】 本発明の実施の形態2の映像信号処理装置を示すブロック構成図である。

【図6】 従来の映像信号処理装置を示すブロック構成図である。

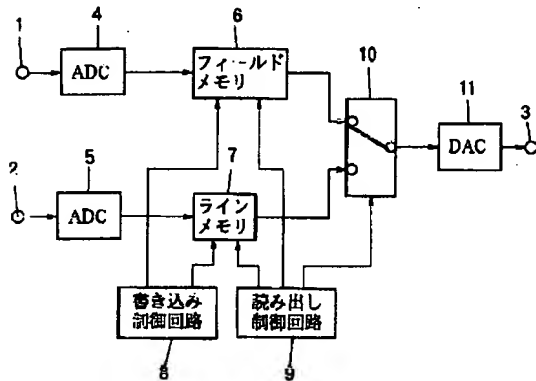
【図7】 従来の映像信号処理装置におけるタイミングチャートを示す図である。

【図8】 従来の映像信号処理装置におけるタイミングチャートを示す図である。

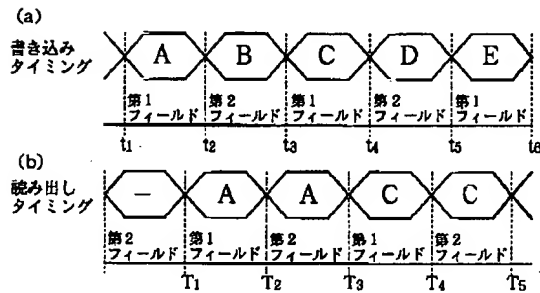
【符号の説明】

6, 19 フィールドメモリ、 7, 20 ラインメモリ、 8 書き込み制御回路、 9 読み出し制御回路、 10, 21 選択回路。

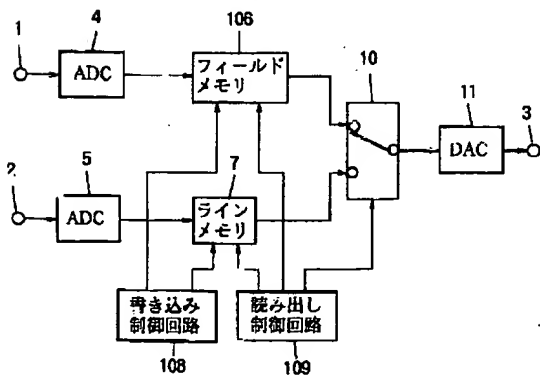
【図1】



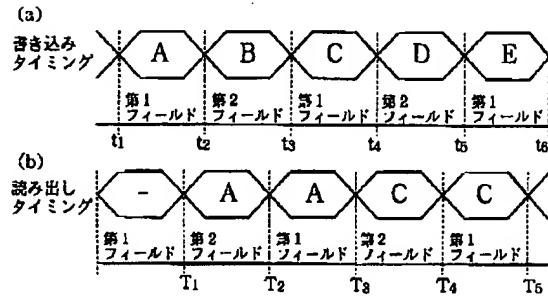
【図3】



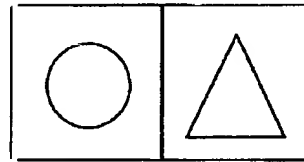
【図6】



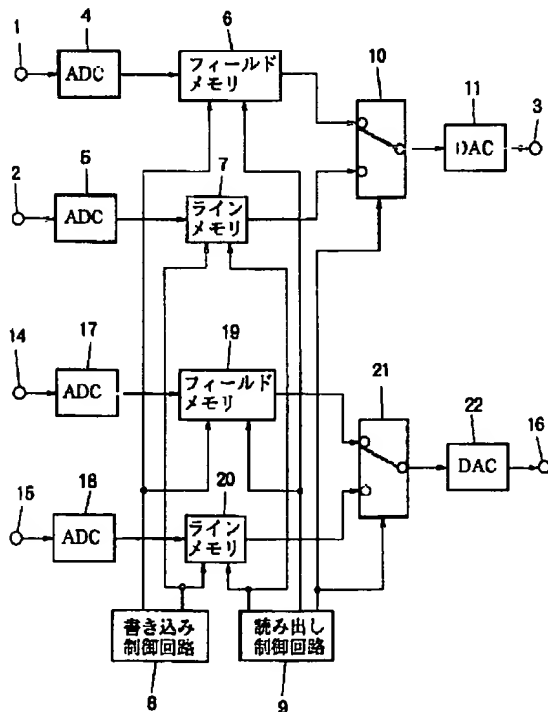
【図2】



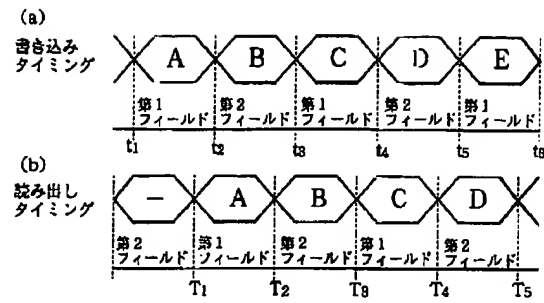
【図4】



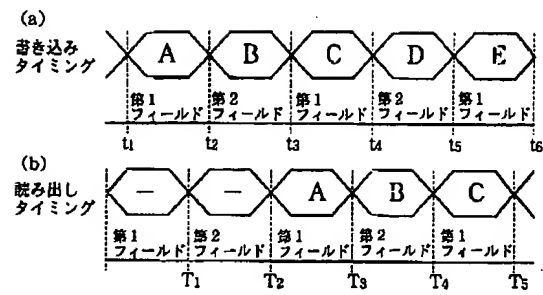
【図5】



【図7】



【図8】



フロントページの続き

(72)発明者 山口 典之  
 東京都千代田区丸の内二丁目2番3号 三  
 菱電機株式会社内



# IDS REFERENCES



FOR

## ⑫ 公開特許公報(A)

平1-101315

⑪ Int. Cl.<sup>4</sup>C 08 F 210/02  
4/64

識別記号

MFG  
101

庁内整理番号

8319-4J

⑬ 公開 平成1年(1989)4月19日

審査請求 未請求 発明の数 1 (全5頁)

⑭ 発明の名称 エチレン共重合体の製造法

⑮ 特 願 昭62-259190

⑯ 出 願 昭62(1987)10月14日

⑰ 発 明 者 高 橋 肇

三重県四日市市東邦町1番地 三菱油化株式会社樹脂研究所内

⑱ 出 願 人 三菱油化株式会社

東京都千代田区丸の内2丁目5番2号

⑲ 代 理 人 弁理士 長谷 正久

外1名

## 明 細 書

## 1. 発明の名称

エチレン共重合体の製造法

## 2. 特許請求の範囲

(1) 下記成分(A)および成分(B)を組合せた触媒の存在下、エチレンと炭素数3～10の $\alpha$ -オレフィンを共重合させて密度が0.86～0.93 g/cm<sup>3</sup>のエチレン共重合体を気相法の状態で製造する方法において、成分(B)のアルモキサンが3 W/v以下の芳香族炭化水素溶液であることを特徴とするエチレン共重合体の製造法。

(A): アルモキサンで処理した多孔性無機酸化物担体に、炭素5員環と $\pi$ 結合したジルコニウム化合物を担持させた固体成分、

(B): アルモキサン。

## 3. 発明の詳細な説明

## 技術分野

本発明は、エチレン共重合体の製造法に関する

ものである。更に詳しくは、本発明は、特定の担持触媒の存在下、エチレンと炭素数3～10の $\alpha$ -オレフィンを気相法の状態で重合させて密度が0.86～0.93 g/cm<sup>3</sup>のエチレン共重合体の製造法に関するものである。

## 先行技術

最近、ビス(シクロペンタジエニル)ジルコニウムジクロリドとメチルアルモキサンとからなる触媒が、エチレンとヘキセンの共重合において非常に高い重合活性が得られると同時に、水素、モノマーに対する感度が高く、又Q値(Mw/Mnの比)で3以下のランダム性に優れた共重合体が得られる等の優れた特徴を有していることが判り、注目をあげている。(Studies in Surface Science & Catalysis "Catalytic Polymerization of Olefins" p293-304, Kodansha/Elsevier (1986), W. Kaminsky [Preparation of Special Polyolefins from Soluble Zirconium Compounds with Aluminosane as Cocatalyst])

この触媒系は重合用溶液に溶解する均一系触媒

であり、ポリマー粒子の原形となるべき触媒粒子が存在しない為、実質的にポリマー粒子の形成下に重合を行う気相重合に用いた場合、きれいな粒子形成反応が進行せず、ポリマーの凝集による塊状ポリマーの生成や、ポリマーの反応器壁への付着がはかり、長期正常運転は不可能である等の問題がある。

この問題を解決する為に触媒成分をSiO<sub>2</sub>等の無機酸化物担体に担持する方法が提案されている(特開昭60-108610号、同61-296006号各公報参照)。

しかしながら、この方法では担体触媒成分当りの活性が低く、さらに本発明者らの知見によれば、活性が発現する迄に誘導期が存在するという気相法にとっては致命的な欠点があり、さらに改良が望まれるところである。気相流動床のように、下方から上方へ流れる反応ガスによつてポリマー粒子を流動させて重合を行わせる気相流動重合法では、重合槽に導入された固体触媒成分が重合する迄に長い誘導期を有し、反応器に導入されても速

やかに活性を発現することがない場合、流動ガスにより固体触媒成分が循環系へ同伴され、循環系で重合が進行してたちまちのうちに循環系閉塞をおこし、長期安定運転は全く不可能である。このように気相重合法において誘導期の存在は工業化適用上致命的欠陥となる。

#### 発明の要旨

本発明は、下記成分(A)および成分(B)を組合せた触媒の存在下、エチレンと炭素数3~10の $\alpha$ -オレフィンを共重合させて密度が0.86~0.93g/cm<sup>3</sup>のエチレン共重合体を気相法の状態で製造する方法において、成分(A)のアルモキサンが3wt%以下の芳香族炭化水素溶液であることを特徴とするエチレン共重合体の製造法を提案するものである。

(A): アルモキサンで処理した多孔性無機酸化物担体に、共役5員環と $\pi$ 結合したジルコニウム化合物を担持させた固体成分、

(B): アルモキサン。

#### 発明の効果

ウム化合物を担持させた固体成分である。

成分(A)に使用される多孔性無機酸化物担体は、シリカ、アルミナ、シリカアルミナ、酸化チタン、酸化マグネシウムなど公知の無機金属酸化物であり、表面積50~500m<sup>2</sup>/g(BET法)、細孔容積0.2~2.5cc/g、平均粒径10~80 $\mu$ mの粒子が好ましい。これらは通常表面水を吸着しているので、脱水乾燥(真空又は空気雰囲気中では130~900℃程度で行うことができる)して、表面水を除去して使用する。

上記無機金属酸化物の中でもシリカ、アルミナが特に好ましい。

上記多孔性無機酸化物担体の処理に用いられるアルモキサンは、後述する触媒成分(B)のアルモキサンから選んで使用される。

アルモキサンと酸化物担体との接触は、通常ベンゼン、トルエン等の有機溶媒中に両成分を順次又は同時に添加して行われ、20~100℃の温度で30分~20時間接触させる。アルモキサンの温度に特別の制限はなく、アルモキサン/酸

本発明の方法によれば、気相重合において最も遅れるべき重合開始時の誘導期の発生が無くなり、かつ固体触媒成分当りの活性も高い。更に、使用される固体触媒成分から重合活性成分である共役5員環と $\pi$ 結合したジルコニウム化合物が重合系で担体から外れることが無いと思われる理由で、重合系でポリマーの凝集による塊状ポリマーの形成が生ずることもなく、安定した重合(粒子形成)が進行する。

本発明の上記効果のうち重合開始時の誘導期の発生抑制には、用いるアルモキサンが3wt%以下の芳香族炭化水素溶液であることが重要で、この濃度以上のアルモキサンを使用すると重合開始時の誘導期が発生する。

#### 発明の具体的説明

本発明の方法に用いられる触媒は、下記成分(A)及び成分(B)を組合せたものである。

#### 成分(A)

成分(A)は、アルモキサンで処理した多孔性無機酸化物担体に、共役5員環と $\pi$ 結合したジルコニ

化合物と担体重量比を0.07~1.2で処理する。処理された担体は、上ズミにアルモキサンが検出されなくなる迄前記有機溶媒で洗浄する。これにより、化合物担体中のAl原子をして2~10重量%の範囲にすることができ、この様に調整されたものが好ましい。

かくして得られる担体に担持される、成分(4)の主たる活性成分である共役5員環とπ結合したジルコニウム化合物は、公知のものが使用でき、例えばビス(シクロペンタジエニル)ジルコニウムジクロリド、ビス(シクロペンタジエニル)ジルコニウムクロリドヒドリド、ビス(シクロペンタジエニル)ジルコニウムジメタル、ビス(メタルシクロペンタジエニル)ジルコニウムジクロリド、ビス(ジメタルシクロペンタジエニル)ジルコニウムジクロリド、ビス(ペンタメタルシクロペンタジエニル)ジルコニウムジクロリド、ビス(エチルシクロペンタジエニル)ジルコニウムジクロリド、ビス(ノープテルシクロペンタジエニル)ジルコニウムジクロリド、ビスインデニルジルコ

ニウムジクロリド、エチレンビスインデニルジルコニウムジクロリド、エチレンビス(4,5,6,7-テトラヒドロ-1-インデニル)ジルコニウムジクロリド等のジルコノセン化合物が例示できる。

これらの中でもビス(シクロペンタジエニル)ジルコニウムジクロリド、ビス(メタルシクロペンタジエニル)ジルコニウムジクロリド、ビス(ペンタメタルシクロペンタジエニル)ジルコニウムジクロリド、ビス(ノープテルシクロペンタジエニル)ジルコニウムジクロリド等が好ましく使用できる。

上記アルモキサン処理された化合物担体への共役5員環とπ結合したジルコニウム化合物の担持は、通常ベンゼン、トルエン等の有機溶媒中に両成分を順次又は同時に添加して行なわれ、20~100℃の温度で30分~10時間接触させる。該ジルコニウム化合物は比較的溶媒に不けにくいので、あらかじめ溶解した後、該化合物担体と接触させるのがよい。該ジルコニウム化合物濃度は特に制限はなく、ジルコニウム原子/炭酸化合物

担体重量比0.002~0.04で接触する。この接触したものを、前記溶媒で十分洗浄した後、炭酸化合物担体中の遷移金属原子として0.1~0.9重量%に、好ましくは0.1~0.5重量%にすることができ、このようにして合成された炭酸化合物担持触媒成分は乾燥され室温下に保存される。

成分(4)のアルモキサンは、トリアルキルアルミニウムと水との反応で得られる公知のものが使用できる。

このアルモキサンの製造法としては、例えばベンゼン、トルエン等の有機溶媒に、トリアルキルアルミニウムを加え、しかるのちに硫酸解3水塩などの結晶水を有する塩を入れ、-40~60℃位の温度条件下で反応させれば目的とするアルモキサンが得られる。通常使用される水の量は、トリアルキルアルミニウムに対してモル比で0.5~1.5である。得られたアルモキサンは、粉末状又は塊状の重合アルミニウム化合物である。

アルモキサン製造に用いられるトリアルキルアルミニウムとしては、トリメチルアルミニウム、

トリエチルアルミニウム、トリヘキシルアルミニウム等があるが、トリメチルアルミニウムが特に好ましい。

このアルモキサンを、濃度が3W/v%以下、普通は3~0.1W/v%、好ましくは3~1W/v%のベンゼン、トルエン等の芳香族炭化水素溶液、好ましくはトルエンの溶液が使用される。この芳香族炭化水素溶液は、他の不活性なペンタン、ヘキサン、ヘプタン等の炭化水素を含んでいてもよい。これはアルモキサンの合成の段階で3W/v%以下になるように調整してもよく、アルモキサンの合成後に希釈してもかまわない。3W/v%を超えるアルモキサンの芳香族炭化水素溶液を使用した場合、重合は速やかに開始されず、長い誘導期を有する為、アルモキサンの濃度は極めて重要である。

成分(5)と成分(4)の使用割合は、Al/Zr原子比で150~10000、好ましくは400~5000である。

エチレンと炭素数3~10のα-オレフィンの重合は、実質的に重合同様を使用しない気相法の

図様で実施され、生成する共重合体が反応系のガスで流動状態を維持しながら重合が進行する流動床気相法、攪拌翼で流動を維持しながら重合が進行する撹拌式気相法のいずれでも実施できる。又、逐次重合、四分重合のいずれも可能である。重合圧力及びエチレン分圧は常圧～50 kg/cm<sup>2</sup>であり、重合温度は20～95℃、好ましくは50～85℃である。重合温度は生成するエチレン共重合体の密度と分子量によつて変更され、低密度である程ポリマーの噴着防止のために低い温度が採用され、又高分子である程、連鎖移動を低くするために低い重合温度が採用される。

本発明の方法において、得られるエチレン共重合体の分子量、密度は、共役5員環に付加する炭化水素基を変更することにより変更することができる。

本発明の方法において、重合時間は30分～10時間好ましくは2～5時間である。

本発明に使用される炭素数3～10の $\alpha$ -オレフィンとしてはプロピレン、ブテン、ヘキセン、

4-メチルペンテン-1、オクテン、デセン及びこれらの混合物である。密度0.86～0.88 g/cm<sup>3</sup>のエチレン共重合体を生成する為に、これらの $\alpha$ -オレフィンは一様に約1～2.5モル%の割合でエチレン共重合体中に含まれる。

重合に際してのこれらエチレン共重合体の分子能動節は公知の手段、例えば水素、重合温度等により行うことができ、水素を増加する又は重合温度を上げる等により容易に分子量を低下させることができる。

#### 実施例

##### 実施例-1

##### (アルモキサンの調製)

トリメチルアルミニウム48.2 gを含むトルエン溶液54.5 mlに、攪拌下硫酸銅5水塩50 gを6℃で、5 gづつ5分間隔で投入する。終了後ゆつくりと25℃に昇温し、25℃で2時間、さらに35℃に昇温して2日間反応させる。残存する硫酸銅の固体を分離し、アルモキサンのトルエン溶液を得る。メチルアルモキサンの密度は27.3

g/ml (2.73 g/cc)であつた。

##### (シリカとメチルアルモキサンの反応)

窒素気流中、600℃で4時間乾燥したデビソン社製「952」シリカ10 gを上記アルモキサン-トルエン溶液120 ml (アルモキサン3.3 g)に添加し、60℃で1時間反応させた後、トルエンで十分に洗浄し、未反応アルモキサンを除去する。

(上記メチルアルモキサン処理シリカとビスシクロペンタジエニルジルコニウムジクロリドの反応)

上記メチルアルモキサン処理シリカ-トルエンスラリーに0.25 gのビス(シクロペンタジエニル)ジルコニウムジクロリドを加え、25℃で8時間反応させた後、トルエンで洗浄し、40℃で減圧乾燥する。得られた固体触媒を窒素下で保存する。固体触媒1 g中に57 mgのAl、2.4 mgのZrを含む。

##### (エチレンとブテンの共重合)

得ポリマーとしてメルトインデックス1.2 g/

10分、密度0.920 g/cm<sup>3</sup>のカサ密度0.40 g/ccのリネアローデンシタイポリエチレン粒子30 gを入れた内容積1.5 lのオートクレーブに、60℃で前記アルモキサン溶液9.1 ml (アルモキサン1.93 g)を加え10分間分散させる。前記固体触媒0.19 gを加えさらに5分間分散させた。液体ブテン6 ccを注入し、ブテン2.5モル%含有するエチレンで9 kg/cm<sup>2</sup>-Gまで昇圧した。重合はただちに開始し、前記ブテン含有エチレンで吸収を続けながら2時間重合した。その結果、84 gのポリマーを得た。この重合の固体触媒当りの収率は440、ジルコニウム原子当りの収率は17.9万である。ポリマー全体のメルトインデックス1.1 g/10分、密度0.923 g/cm<sup>3</sup>、ポリマーカサ密度0.41 g/ccであつた。加成性が成立するとした計算によれば(メルトインデックスは対数表現加成性を使用)、生成したポリマーのメルトインデックスは1.1 g/10分、密度0.923 g/cm<sup>3</sup>と予想できる。

##### 比較例-1

図内容の理解を助けるためのものである。

実施例-1で使用した固体触媒成分(A)を0.77g使用し、外部からアルモキサンを追加しないで固体触媒成分(A)のみを使用したこと以外は実施例-1と同様にエチレンとブテンの共重合を行った。その結果、179のポリマーを得た。固体触媒当りの収率はわずかに12で、ジルコニウム原子当りの収率は5000と低かった。

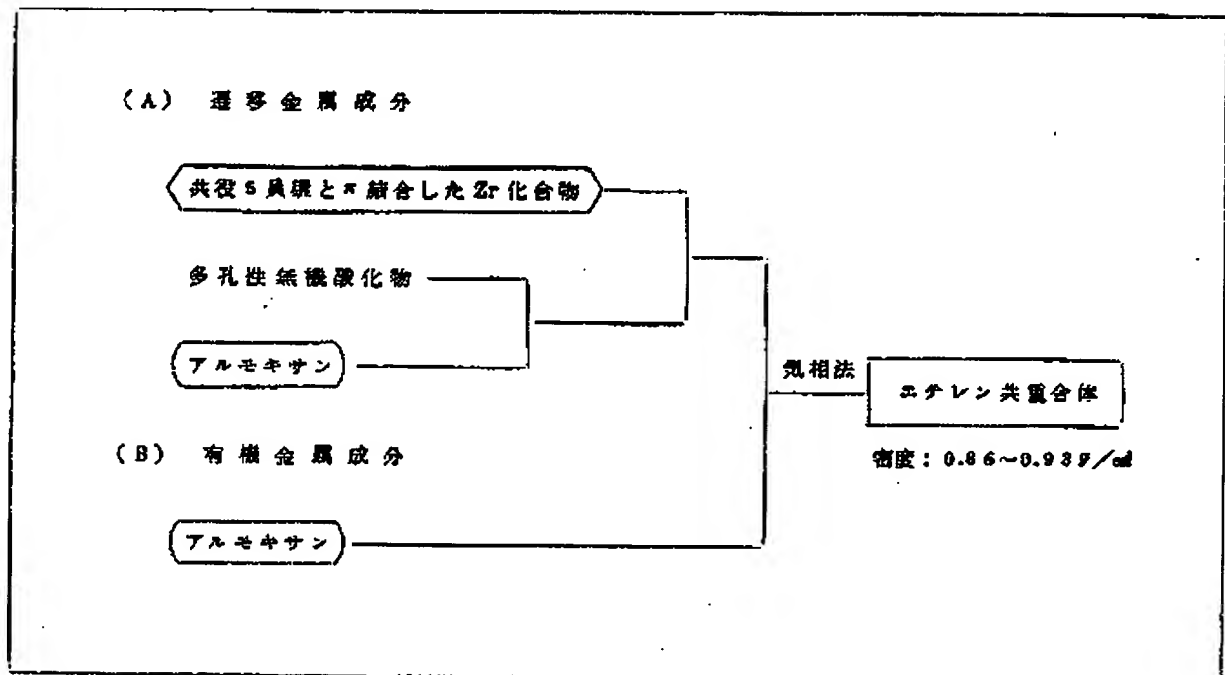
#### 比較例-2

前記アルモキサンのトルエン溶液を濃縮し、アルモキサン74.4g/ml(7.4W/v%)の溶液を調製した。この高濃度アルモキサン溶液2.6ml(アルモキサン19.3g)と、実施例-1で使用した固体触媒を0.18g使用する以外は実施例-1と全く同様にエチレンとブテンの共重合を行った。その結果、749(固体触媒当りの収率は410)のポリマーを得たが、金圧9MPaに昇圧後も重合はただちに開始せず、エチレンの収収が始まるまでに10分間を要した。

#### 4. 図面の簡単な説明

第1図は、チーグラー触媒に関する本発明の技

特許出願人 三菱化成株式会社  
代理人 弁理士 長谷正久  
代理人 弁理士 山本隆也



第 1 図